

VIA HAND DELIVERY
PATENT
36856.1232

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: Kenjiro MIHARA and Hideaki NIIMI Serial No.: Currently unknown Filing Date: Concurrently herewith For: LAMINATE-TYPE POSITIVE TEMPERATURE COEFFICIENT THERMISTOR	
---	--

TRANSMITTAL OF PRIORITY DOCUMENTS

Mail Stop PATENT APPLICATION
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

Enclosed herewith is a certified copy of each of Japanese Patent Application Nos. 2003-084406 filed March 26, 2003 and 2004-037952 filed on February 16, 2004, from which priority is claimed under 35 U.S.C. 119 and Rule 55b. Acknowledgement of the priority document is respectfully requested to ensure that the subject information appears on the printed patent.

Respectfully submitted,

Date: March 16, 2004



Attorneys for Applicant(s)
Joseph R. Keating
Registration No. 37,368

Christopher A. Bennett
Registration No. 46,710

KEATING & BENNETT LLP
10400 Eaton Place, Suite 312
Fairfax, VA 22030
Telephone: (703) 385-5200



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 3 月 2 6 日
Date of Application:

出 願 番 号 特 願 2 0 0 3 - 0 8 4 4 0 6
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 0 8 4 4 0 6]

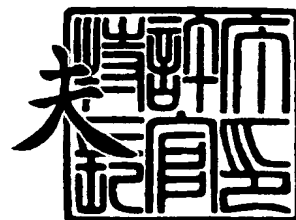
出 願 人 株式会社村田製作所
Applicant(s):



2 0 0 4 年 3 月 1 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 4 - 3 0 1 5 1 2 3



【書類名】 特許願

【整理番号】 103003

【提出日】 平成15年 3月26日

【あて先】 特許庁長官殿

【国際特許分類】 H01C 7/02

【発明者】

 【住所又は居所】 京都府長岡京市天神二丁目 2 6 番 1 0 号 株式会社村田製作所内

 【氏名】 三原 賢二良

【発明者】

 【住所又は居所】 京都府長岡京市天神二丁目 2 6 番 1 0 号 株式会社村田製作所内

 【氏名】 新見 秀明

【特許出願人】

 【識別番号】 000006231

 【氏名又は名称】 株式会社村田製作所

 【代表者】 村田 泰隆

【代理人】

 【識別番号】 100085143

 【弁理士】

 【氏名又は名称】 小柴 雅昭

 【電話番号】 06-6779-1498

【手数料の表示】

 【予納台帳番号】 040970

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1



【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 積層型正特性サーミスタ

【特許請求の範囲】

【請求項 1】 正の抵抗温度係数を有する、積層された複数のサーミスタ層をもって構成される積層体と、

前記積層体の外表面上の互いに異なる位置に形成される第 1 および第 2 の外部電極と

を備え、

前記積層体の内部であって複数の前記サーミスタ層間の所定の界面に沿って、各々複数の第 1 および第 2 の内部電極が、それぞれ、前記第 1 および第 2 の外部電極に電氣的に接続されるように形成され、

前記第 1 および第 2 の内部電極は、各々の一部が前記サーミスタ層を挟んで互いに重なり合った状態で積層方向に交互に配置されている、
積層型正特性サーミスタであって、

前記第 1 および第 2 の内部電極の配置部分における、積層方向での中央部であって、前記第 1 および第 2 の内部電極が重なり合った部分における、積層方向と垂直な方向での中央部に位置し、前記第 1 および第 2 の内部電極に挟まれた少なくとも 1 つの前記サーミスタ層に空洞が設けられている、
積層型正特性サーミスタ。

【請求項 2】 前記空洞は、前記サーミスタ層を厚み方向に貫通するように設けられている、請求項 1 に記載の積層型正特性サーミスタ。

【請求項 3】 前記空洞の一方端面側に位置する前記内部電極には、前記空洞に連通する開口が設けられている、請求項 2 に記載の積層型正特性サーミスタ。

【請求項 4】 正の抵抗温度係数を有する、積層された複数のサーミスタ層をもって構成される積層体と、

前記積層体の外表面上の互いに異なる位置に形成される第 1 および第 2 の外部電極と

を備え、

前記積層体の内部であって複数の前記サーミスタ層間の所定の界面に沿って、各々複数の第1および第2の内部電極が、それぞれ、前記第1および第2の外部電極に電氣的に接続されるように形成され、

前記第1および第2の内部電極は、各々の一部が前記サーミスタ層を挟んで互いに重なり合った状態で積層方向に交互に配置されている、
積層型正特性サーミスタであって、

前記第1および第2の内部電極の配置部分における、積層方向での中央部に位置する少なくとも1つの前記内部電極には、前記第1および第2の内部電極が重なり合った部分における、積層方向と垂直な方向での中央部に、開口が設けられている、

積層型正特性サーミスタ。

【請求項5】 前記開口は、すべての前記第1および第2の内部電極に設けられている、請求項4に記載の積層型正特性サーミスタ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、積層型正特性サーミスタに関するもので、特に、積層型正特性サーミスタの耐電圧性能の向上を図るための改良に関するものである。

【0002】

【従来の技術】

積層型正特性サーミスタは、一般的に、次のような構造を有している（たとえば、特許文献1参照）。

【0003】

すなわち、積層型正特性サーミスタは、正の抵抗温度係数を有する、積層された複数のサーミスタ層をもって構成される直方体状の積層体と、この積層体の外表面上であって互いに対向する第1および第2の端面上にそれぞれ形成される第1および第2の外部電極とを備えている。

【0004】

また、積層体の内部であって複数のサーミスタ層間の所定の界面に沿って、各

々複数の第1および第2の内部電極が一様に形成される。第1および第2の内部電極は、それぞれ、第1および第2の外部電極に電氣的に接続され、かつ、各々の一部が互いに重なり合った状態で積層方向に交互に配置されている。

【0005】

【特許文献1】

特開平5-47508号公報

【0006】

【発明が解決しようとする課題】

正特性サーミスタにとって必要な性能として、耐電圧性能がある。耐電圧性能を、上述したような構造を有する積層型正特性サーミスタについて評価すると、積層体の中央部、より具体的には、第1および第2の内部電極の配置部分における、積層方向での中央部であって、第1および第2の内部電極が重なり合った部分における、積層方向と垂直な方向での中央部において、破壊が生じることがある。

【0007】

この破壊は、サーミスタ層を構成する半導体セラミックの熱溶解によって引き起こされるものである。より詳細には、耐電圧性能を評価するため、積層型正特性サーミスタに電圧を印加したとき、積層体が発熱する。この発熱によってもたらされる熱がこもる積層体の中央部がホットスポットとなり、その結果、これが熱暴走を引き起こしてサーミスタ層を構成する半導体セラミックを熱溶解させることから、上述のような積層体の中央部での破壊に至るものと考えられる。

【0008】

そこで、この発明の目的は、上述のような耐電圧性能の向上を図り得る積層型正特性サーミスタの構造を提供しようとすることである。

【0009】

【課題を解決するための手段】

この発明は、正の抵抗温度係数を有する、積層された複数のサーミスタ層をもって構成される積層体と、積層体の外表面上の互いに異なる位置に形成される第1および第2の外部電極とを備え、積層体の内部であって複数のサーミスタ層間

の所定の界面に沿って、各々複数の第1および第2の内部電極が、それぞれ、第1および第2の外部電極に電氣的に接続されるように形成され、第1および第2の内部電極は、各々の一部がサーミスタ層を挟んで互いに重なり合った状態で積層方向に交互に配置されている、積層型正特性サーミスタに向けられるものであって、上述した技術的課題を解決するため、次のような構成を備えることを特徴としている。

【0010】

すなわち、この発明の第1の局面では、電圧印加時のホットスポットとなるべき部分、より詳細には、第1および第2の内部電極の配置部分における、積層方向での中央部であって、第1および第2の内部電極が重なり合った部分における、積層方向と垂直な方向での中央部に位置し、第1および第2の内部電極に挟まれた少なくとも1つのサーミスタ層に空洞が設けられていることを特徴としている。

【0011】

上述の空洞は、サーミスタ層を厚み方向に貫通するように設けられていることが好ましい。この場合、空洞の一方端面側に位置する内部電極には、空洞に連通する開口が設けられていることが好ましい。

【0012】

この発明の第2の局面では、第1および第2の内部電極の配置部分における、積層方向での中央部に位置する少なくとも1つの内部電極には、第1および第2の内部電極が重なり合った部分における、積層方向と垂直な方向での中央部に、開口が設けられていることを特徴としている。

【0013】

上述の開口は、すべての第1および第2の内部電極に設けられていてもよい。

【0014】

【発明の実施の形態】

図1は、この発明の第1の実施形態による積層型正特性サーミスタ1を示す断面図である。

【0015】

積層型正特性サーミスタ 1 は、素子本体としての直方体状の積層体 2 を備えている。積層体 2 は、通常、バレル研磨等によって、その角部分および稜線部分において丸くされている。積層体 2 は、正の抵抗温度係数を有する、たとえば BaTiO_3 系の半導体セラミックからなる複数のサーミスタ層 3 を積層した構造を有している。

【0016】

積層体の内部であって複数のサーミスタ層 3 間の所定の界面に沿って、各々複数の第 1 および第 2 の内部電極 4 および 5 が形成される。第 1 および第 2 の内部電極 4 および 5 は、各々の一部がサーミスタ層 3 を挟んで互いに重なり合った状態で積層方向に交互に配置されている。内部電極 4 および 5 は、たとえばニッケルを導電成分として含んでいる。

【0017】

積層体 2 の外表面上であって、互いに対向する第 1 および第 2 の端面 6 および 7 上には、第 1 および第 2 の外部電極 8 および 9 がそれぞれ形成される。第 1 および第 2 の外部電極 8 および 9 は、それぞれ、第 1 および第 2 の内部電極 4 および 5 に電氣的に接続されるもので、内部電極 4 および 5 の各々に対してオーミック接触を図ることが可能な下地層としてのオーミック電極層 10 およびその上に形成される半田等からなるめっき層 11 から構成される。オーミック電極層 10 は、たとえば、スパッタリングによって形成され、積層体 2 の端面 6 および 7 上に形成される Cr 層、その上に形成される Ni-Cu 層およびその上に形成される Ag 層から構成される。めっき層 11 は、上述した半田めっきの他、 Ni めっき、 Sn めっき等によって形成されてもよく、通常、電気めっきを用いて形成される。

【0018】

また、積層体 2 の外表面上であって、外部電極 8 および 9 によって覆われない領域には、ガラスコート 12 が施されてもよい。積層体 2 を得るための焼成工程が還元性雰囲気中で行なわれるとき、再酸化焼成後において、再酸化のための熱処理が行なわれることになるが、この再酸化のための工程において、ガラスコート 12 を形成するための熱処理を同時に行なうようにしてもよい。

【0019】

以上説明した積層型正特性サーミスタ 1 において、この実施形態では、次のような特徴を有している。

【0020】

すなわち、第 1 および第 2 の内部電極 4 および 5 の配置部分における、積層方向での中央部であって、第 1 および第 2 の内部電極 4 および 5 が重なり合った部分における、積層方向と垂直な方向での中央部に位置し、第 1 および第 2 の内部電極 4 および 5 に挟まれた少なくとも 1 つのサーミスタ層 3 に空洞 13 が設けられる。この空洞 13 を設けるため、たとえば、図 2 を参照して説明するような方法が適用される。図 2 は、積層体 2 を得るために用意される、サーミスタ層 3 となるべき典型的なグリーンシート 14 および 15 を示す平面図である。

【0021】

図 2 (a) および (b) にそれぞれ示すように、グリーンシート 14 および 15 上には、導電性ペーストをスクリーン印刷等によって付与することにより、第 1 および第 2 の内部電極 4 および 5 となるべき導電性ペースト膜 16 および 17 が形成される。

【0022】

図 2 (a) に示すように、一方のグリーンシート 14 には、空洞 13 を与えるための貫通孔 18 が設けられる。この貫通孔 18 は、導電性ペースト膜 16 が形成された後に、この導電性ペースト膜 16 をも貫通するように設けられることが、量産性の点で好ましい。

【0023】

なぜなら、導電性ペースト膜 16 を形成する前に貫通孔 18 を設け、その後に導電性ペースト膜 16 を形成すれば、導電性ペーストが貫通孔 18 内に垂れ、第 1 および第 2 の内部電極 4 および 5 間で不所望な電氣的導通を引き起こす可能性が高いためである。

【0024】

また、導電性ペースト膜 16 が形成されないグリーンシート 14 に貫通孔 18 を設け、グリーンシート 14 の上方に位置するグリーンシート（図示せず。）の

下面に導電性ペースト膜 16 を形成することも考えられるが、この場合には、1 つのグリーンシートの両面に導電性ペースト膜 16 および 17 をそれぞれ形成しなければならないため、導電性ペースト膜 16 および 17 間での位置合わせが煩雑になるという問題を招く。

【0025】

なお、空洞 13 となる貫通孔 18 は、典型的には、レーザやパンチングのような方法によって形成されるが、これに限らず、他の方法によって形成されてもよい。

【0026】

図 1 に示した積層体 2 を得るため、図 2 (a) および (b) にそれぞれ示したグリーンシート 14 および 15 を含む複数のグリーンシートが積層される。したがって、積層体 2 において、貫通孔 18 によって与えられた空洞 13 は、所定のサーミスタ層 3 を厚み方向に貫通する状態となる。また、貫通孔 18 は、導電性ペースト膜 16 をも貫通するように設けられるので、空洞 13 の一方端面側に位置する第 1 の内部電極 4 には、空洞 13 に連通する開口 19 が設けられた状態となっている。

【0027】

なお、図示した空洞 13 は、所定の内部電極 4 を厚み方向に貫通しているが、量産性を考慮しないならば、内部電極 4 の厚み方向に貫通しないように空洞 13 が設けられてもよい。

【0028】

また、空洞 13 は、複数のサーミスタ層 3 に設けられてもよい。

【0029】

また、空洞 13 は、図 2 (a) に示した貫通孔 18 の形状からわかるように、断面円形とされたが、たとえば、三角形、四角形、その他の多角形、楕円形または星形など、どのような断面形状であってもよい。

【0030】

また、図示した第 1 および第 2 の内部電極 4 および 5 は、積層体 2 において、均等に配置されていたため、空洞 13 の位置は、積層体 2 の中央部であったが、

第1および第2の内部電極4および5の配置が積層体2において不均等である場合には、空洞13の位置が、積層体2の中央部であるとは限らない。いずれにしても、空洞13は、第1および第2の内部電極4および5の配置部分における積層方向での中央部であって、第1および第2の内部電極4および5が重なり合った部分における、積層方向と垂直な方向での中央部に位置し、第1および第2の内部電極4および5に挟まれた少なくとも1つのサーミスタ層3に設けられることが重要である。

【0031】

以上のように、第1の実施形態によれば、空洞13が設けられることにより、熱集中を緩和でき、それによって、熱破壊に至る耐電圧性能を向上することができる。なお、耐電圧性能の向上のためには、空洞13は大きい方が望ましいが、積層体2の寸法や、積層型正特性サーミスタ1が必要とする抵抗値や、積層体2が必要とする機械的強度を考慮して、空洞13の大きさが決定される。

【0032】

図3は、この発明の第2の実施形態による積層型正特性サーミスタ21を示す断面図である。図3に示した積層型正特性サーミスタ21は、図1に示した積層型正特性サーミスタ1と共通する多くの要素を備えているので、図3において、図1に示した要素に相当する要素には同様の参照符号を付し、重複する説明は省略する。

【0033】

第2の実施形態による積層型正特性サーミスタ21は、次のような特徴を有している。

【0034】

すなわち、第1および第2の内部電極4および5には、これら第1および第2の内部電極4および5が重なり合った部分における、積層方向と垂直な方向での中央部において、開口22が設けられている。このような開口22を設けるため、たとえば、図4を参照して説明するような方法が適用される。図4は、積層体2を得るために用意される、サーミスタ層3となるべき典型的なグリーンシート23および24を示す平面図である。

【0035】

図4 (a) および (b) にそれぞれ示すように、グリーンシート23および24上には、導電性ペーストをスクリーン印刷等によって付与することにより、それぞれ、第1および第2の内部電極4および5となるべき導電性ペースト膜25および26が形成される。これら導電性ペースト膜25および26の形成のための印刷時において、導電性ペーストが付与されない領域27が設けられる。この領域27が開口22を与えるものである。

【0036】

図3に示した積層体2を得るため、図4 (a) および (b) にそれぞれ示した複数のグリーンシート23および24が交互に積層されるとともに、導電性ペースト膜が形成されない保護用グリーンシートがその上下に積層される。

【0037】

なお、図3に示した積層型正特性サーミスタ21では、開口22がすべての第1および第2の内部電極4および5に設けられたが、このような開口22は、第1および第2の内部電極4および5の配置部分における、積層方向での中央部に位置する少なくとも1つの内部電極4および／または5のみに設けられていてもよい。

【0038】

また、開口22は、図4に示した領域27の形状からわかるように、円形の平面形状とされたが、たとえば、三角形、四角形、その他の多角形、楕円形または星形など、どのような平面形状であってもよい。

【0039】

以上のように、第2の実施形態によれば、開口22が設けられることにより、第1の実施形態の場合と同様、熱集中を緩和でき、それによって、熱破壊に至る耐電圧性能を向上することができる。なお、耐電圧性能の向上のためには、開口22は大きい方が望ましいが、積層体2の寸法や、積層型正特性サーミスタ21が必要とする抵抗値や、内部電極4および5における開口22以外の部分での電流容量を考慮して、開口22の大きさが決定される。

【0040】

また、第2の実施形態によれば、第1の実施形態と比較したとき、空洞13による積層体2の機械的強度の低下という問題に遭遇しないという利点も奏される。

【0041】

次に、この発明による効果を確認するために実施した実験例について説明する。

【0042】

【実験例1】

実験例1においては、図1および図2を参照して説明した第1の実施形態についての評価を行なった。

【0043】

まず、 BaCO_3 、 TiO_2 および Sm_2O_3 の各粉末を用意し、($\text{Ba}_{0.9998}\text{Sm}_{0.0002}$) TiO_3 となるように、これら原料粉末を調合した。

【0044】

次に、得られた混合粉末に、純水を加えて、ジルコニアボールとともに、10時間混合粉碎し、乾燥後、1000℃の温度で2時間仮焼した。

【0045】

次に、この仮焼粉末に、有機バインダ、分散剤および水を加えて、ジルコニアボールとともに、数時間混合し、得られたスラリーから、厚さ30μmのグリーンシートを成形した。

【0046】

次に、グリーンシート上に、スクリーン印刷法によって、ニッケルを導電成分とする導電性ペーストを付与し、乾燥させることによって、内部電極となる導電性ペースト膜が形成されたグリーンシートを作製した。この導電性ペースト膜が形成されたグリーンシートのうち、所定のものには、内部電極が重なり合う部分の中央部に対応する位置に、図2(a)に示した貫通孔18に相当する直径0.2mmの円形の貫通孔をパンチングによって形成した。

【0047】

次に、導電性ペースト膜が形成された複数のグリーンシートを積層するととも

に、その上下に、導電性ペースト膜を形成していない保護用のグリーンシートを積層し、次いで圧着した後、所定の寸法にカットすることによって、チップ状の生の積層体を得た。

【0048】

この生の積層体を得る工程において、前述のように貫通孔が設けられたグリーンシートを、試料1では、導電性ペースト膜が配置された部分の積層方向での中央部に位置させ、試料2では、同部分の積層方向での最も外側に位置させ、試料3では、同部分の積層方向での中央部と最も外側との双方に位置させた。また、試料4では、貫通孔が設けられないグリーンシートのみを積層した。

【0049】

次に、生の積層体を、大気中において350℃の温度で脱脂処理した後、 $H_2/N_2 = 3\%$ の還元性雰囲気下において1300℃の温度で2時間焼成して、焼結後の積層体を得た。ここで、試料1～3の各々に係る積層体では、グリーンシートに設けられた貫通孔によって空洞が形成されていた。

【0050】

次に、焼結後の積層体を研磨メディアとともにバレル研磨し、積層体の角部分および稜線部分を丸くするように処理した後、積層体に対して、再酸化のための熱処理を施した。

【0051】

次に、外部電極を形成するため、積層体の両端面上に、スパッタリングによって、Cr層、その上にNi-Cu層およびその上にAg層を順次形成することによって、オーミック電極層を形成し、次いで、オーミック電極層上に、半田からなるめっき層を形成した。

【0052】

このようにして、平面寸法が2.0mm×1.2mmであって、0.3Ωの試料1～4の各々に係る積層型正特性サーミスタを得た。

【0053】

次に、試料1～4の各々に係る積層型正特性サーミスタについて、各20個の試料を用いて、耐電圧試験を実施した。耐電圧試験は、直流電源に直列に接続さ

れた端子に、各試料に係る積層型正特性サーミスタを挟み、20Vから2V毎に昇圧し、かつ各電圧において1分間印加した状態を保持する、ステップアップによる昇圧を適用することにより実施した。そして、試料となる積層型正特性サーミスタが破壊するまで昇圧し、破壊の直前の電圧を、耐電圧とした。

【0054】

このようにして求められた耐電圧の平均値、最大値、最小値および標準偏差値が、表1に示されている。

【0055】**【表1】**

試料 番号	耐電圧[V]			
	平均値	最大値	最小値	標準偏差値
1	36.1	38	32	1.7
2	31.0	36	28	2.0
3	29.8	34	28	1.9
4	30.0	34	26	2.9

【0056】

表1に示すように、空洞が内部電極の配置部分における積層方向での中央部以外に設けられた試料2および3では、このような空洞が設けられない試料4とほぼ同じ耐電圧レベルであるが、空洞を内部電極の配置部分における積層方向での中央部に設けた試料1では、耐電圧が著しく向上している。これによって、耐電圧試験において内部電極の配置部分における積層方向での中央部に生じるホットスポットを形成しなければ、耐電圧の向上を図ることができることが裏付けられる。

【0057】

なお、以上の実験例では、空洞の積層方向での位置について比較したが、積層方向と垂直な方向での位置についても、内部電極の重なり合う部分における中央部に空洞を設けることによって、中央部以外の部分に空洞を設ける場合に比べて、ホットスポットをより効果的に回避できることを容易に類推できる。

【0058】

【実験例 2】

実験例 2 においては、図 3 および図 4 を参照して説明した第 2 の実施形態についての評価を行なった。

【0059】

実験例 1 の場合と同様の方法および条件により、グリーンシートを成形した。

【0060】

次に、グリーンシート上に、スクリーン印刷法によって、ニッケルを導電成分として含む導電性ペーストを付与して導電性ペースト膜を形成するにあたり、内部電極が重なり合う部分の中央部に相当する位置に設けられる図 4 に示した導電性ペーストが付与されない領域 27 に対応する領域として、試料 11 では、直径 0.1 mm の円形の領域、試料 12 では、直径 0.2 mm の円形の領域、および試料 13 では、直径 0.5 mm の円形の領域を設けた。また、試料 14 では、このような導電性ペーストが付与されない領域を設けず、一様に導電性ペースト膜を形成した。

【0061】

なお、試料 11～14 の各々において、内部電極の重なり部分の寸法は、焼結後で 1.6 mm×0.8 mm とした。

【0062】

次に、上述の試料 11～14 の各々に係る複数のグリーンシートを積層するとともに、その上下に導電性ペースト膜が形成されない保護用のグリーンシートを積層し、実験例 1 の場合と同様の方法および条件に従って、チップ状の生の積層体を作製し、これを脱脂処理し、焼成し、バレル研磨を施し、再酸化のための熱処理を施し、次いで、外部電極となるオーミック電極層およびめっき層を形成した。

【0063】

このようにして、平面寸法が 2.0 mm×1.2 mm であって、0.5 Ω の試料 11～14 の各々に係る積層型正特性サーミスタを得た。ここで、試料 11～13 では、前述のように、導電性ペーストが付与されない領域において、内部電極に開口が形成されていた。

【0064】

次に、実験例1の場合と同様の方法および条件にて、試料11～14に対して耐電圧試験を実施した。

【0065】

この耐電圧試験によって求められた耐電圧の平均値、最大値、最小値および標準偏差値が、表2に示されている。

【0066】

【表2】

試料 番号	耐電圧[V]			
	平均値	最大値	最小値	標準偏差値
11	38.4	40	36	1.7
12	43.3	46	38	2.0
13	49.1	56	32	5.6
14	32.1	36	28	2.7

【0067】

表2に示すように、導電性ペースト膜に導電性ペーストが付与されない領域を設け、それによって内部電極に開口が設けられた試料11～13によれば、このような開口が設けられていない試料14に比べ、耐電圧値の向上が認められる。これによって、耐電圧試験において積層体の中央部で生じるホットスポットを形成しなければ、耐電圧の向上を図ることができることが裏付けられる。

【0068】

また、試料11～13の間で比較すると、試料11、12、13の順で開口がより大きくされているが、このように開口がより大きくされるに従って、耐電圧の平均値は上昇するが、内部電極の電極容量が低下して破壊につながるため、耐電圧のばらつきがより大きくなっている。このことから、内部電極に設けられる開口の大きさは、このような内部電極の電極容量すなわち耐電圧のばらつきを考慮して決定されることが好ましいことがわかる。

【0069】

【発明の効果】

以上のように、この発明によれば、積層型正特性サーミスタに備える積層体の内部にホットスポットが形成されることを回避でき、したがって、耐電圧性能が向上された積層型正特性サーミスタを得ることができる。

【0070】

この発明において、サーミスタ層に空洞が設けられる場合、この空洞が、サーミスタ層を厚み方向に貫通するように設けられていたり、さらには、空洞の一方端面側に位置する内部電極に、空洞に連通する開口が設けられていたりすると、空洞を容易に形成することができ、積層型正特性サーミスタを量産性に優れた構造とすることができる。

【図面の簡単な説明】

【図1】

この発明の第1の実施形態による積層型正特性サーミスタ1を示す断面図である。

【図2】

図1に示した積層体2を得るために用意される、サーミスタ層3となるべき典型的なグリーンシート14および15を示す平面図である。

【図3】

この発明の第2の実施形態による積層型正特性サーミスタ21を示す断面図である。

【図4】

図3に示した積層体2を得るために用意される、サーミスタ層3となるべき典型的なグリーンシート23および24を示す平面図である。

【符号の説明】

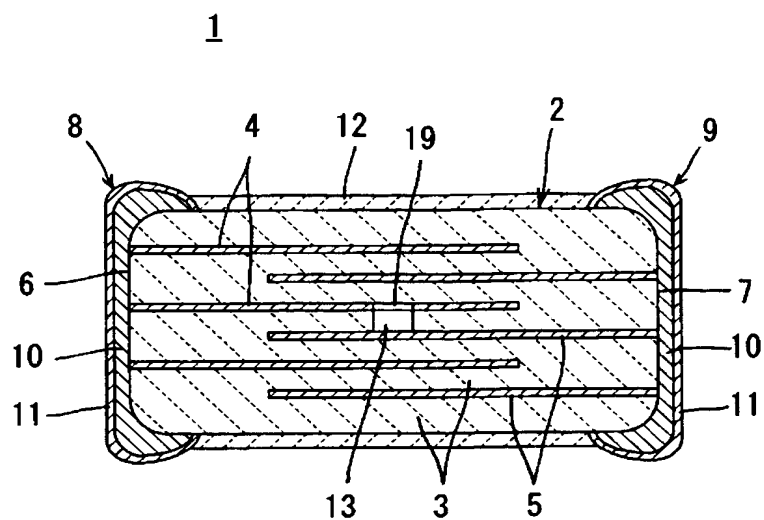
- 1, 21 積層型正特性サーミスタ
- 2 積層体
- 3 サーミスタ層
- 4, 5 内部電極
- 6, 7 端面
- 8, 9 外部電極

1 3 空洞

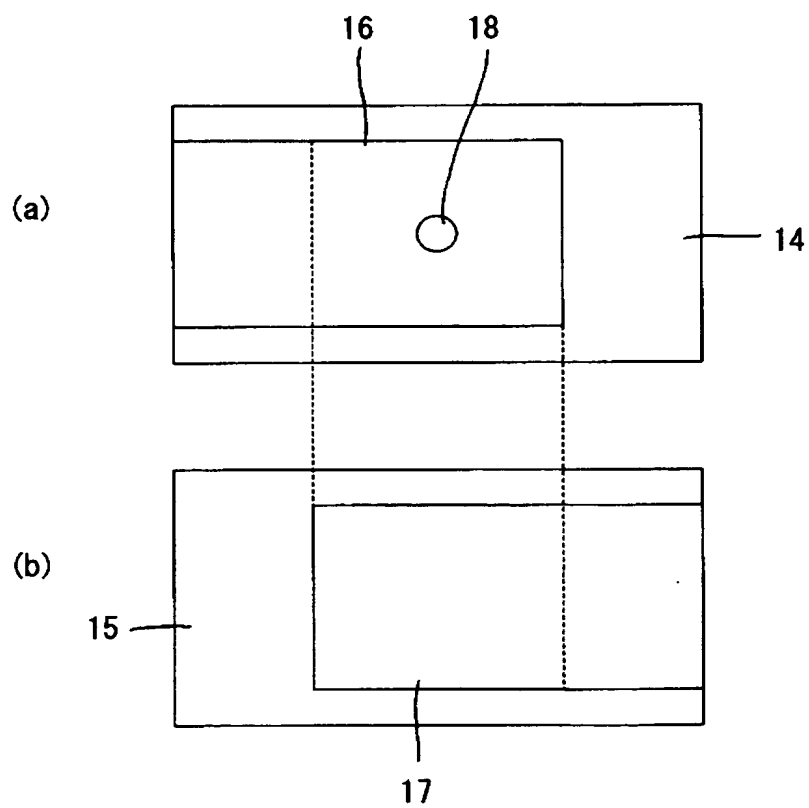
1 9, 2 2 開口

【書類名】 図面

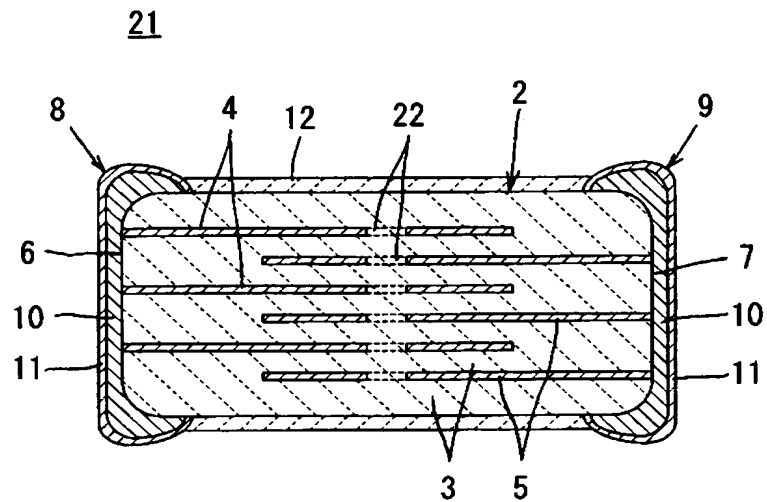
【図 1】



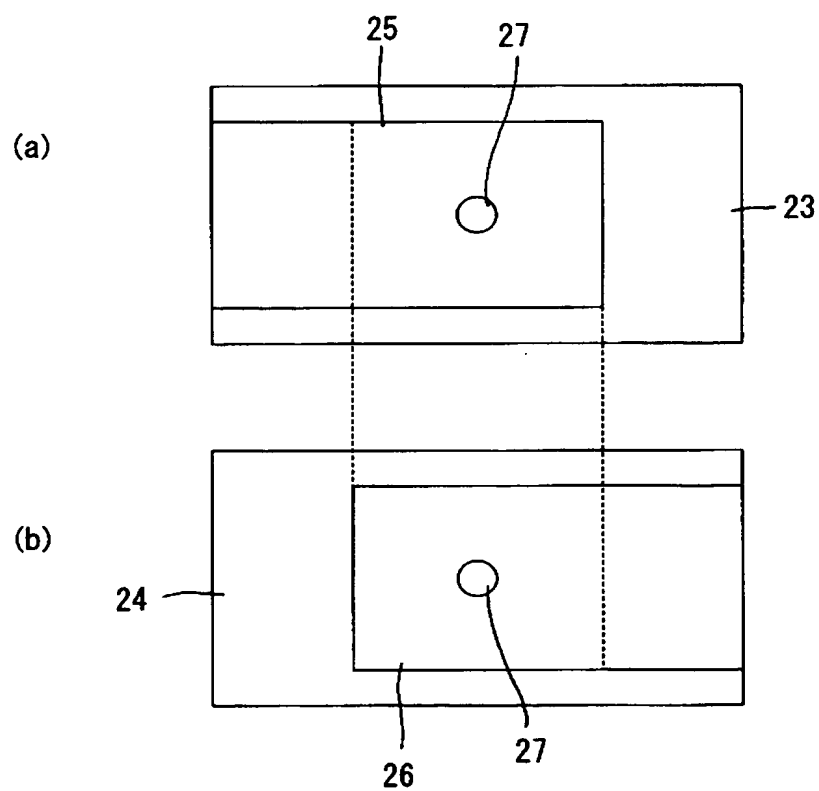
【図 2】



【図 3】



【図 4】



【書類名】 要約書

【要約】

【課題】 積層型正特性サーミスタの耐電圧性能を向上させる。

【解決手段】 積層体 2 の内部に形成される第 1 および第 2 の内部電極 4 および 5 の配置部分における、積層方向での中央部であって、第 1 および第 2 の内部電極 4 および 5 が重なり合った部分における、積層方向と垂直な方向での中央部において、少なくとも 1 つのサーミスタ層 3 に空洞 1 3 を設けることによって、電圧印加時に積層体 2 内にホットスポットが形成されることを回避し、耐電圧性能の向上を図る。

【選択図】 図 1

特願 2 0 0 3 - 0 8 4 4 0 6

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 6 2 3 1]

1. 変更年月日	1 9 9 0 年 8 月 2 8 日
[変更理由]	新規登録
住 所	京都府長岡京市天神二丁目 2 6 番 1 0 号
氏 名	株式会社村田製作所